

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

Title: Thin layer EL panel

JP-A 63-146398

Publication date: 1988-06-18

Japanese Patent Application No. 61-291522

Filed on December 9, 1986

Inventor(s): MIWA KAZUNORI (JP)

Applicant(s):: NISSAN MOTOR (JP)

IPC Classification: H01J1/62

EC Classification: H05B33/22

Equivalents: US4877968 (1989-10-31)

US Application Number: US19870130191 19871208

Abstract

The dielectric layers which sandwich the fluorescent layer therebetween are formed of amorphous SiYON or SiYAl ON. These layers exhibit improved adhesive characteristics and attenuate interlayer separation during production and under prolonged voltage impression.

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑫ 公開特許公報(A)

昭63-146398

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑯ 公開 昭和63年(1988)6月18日

H 05 B 33/22

6744-3K

審査請求 未請求 発明の数 1 (全4頁)

⑰ 発明の名称 薄膜ELパネル

⑱ 特 願 昭61-291522

⑲ 出 願 昭61(1986)12月9日

⑳ 発 明 者 三 輪 一 典 神奈川県横浜市神奈川区宝町2番地 日産自動車株式会社
内

㉑ 出 願 人 日産自動車株式会社 神奈川県横浜市神奈川区宝町2番地

㉒ 代 理 人 弁理士 鈴木 弘男

明 細 書

1. 発明の名称

薄膜ELパネル

2. 特許請求の範囲

透明基板上に蛍光体膜を誘電体膜で挟持するように形成して成る薄膜ELパネルにおいて、前記誘電体膜をSiON(シリコン・イットリウム・オキシナイトライド)またはSiYAlON(シリコン・イットリウム・アルミニウム・オキシナイトライド)膜で構成したことを特徴とする薄膜ELパネル。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は薄膜ELパネルに関する。

(従来技術)

薄膜ELパネルは薄形軽量で表示が鮮明な自発光素子であり、大面積が容易に得られ、画像の繊細化が容易にできるので高品位画像が実現できるなど、多くの利点を有するため、今後表示装置に益々広く利用される傾向がある。

従来知られている薄膜ELパネルの構造は第4図に示すように、ガラス基板1上に酸化インジウム(Ind_2O_3)や酸化スズ(SnO_2)などから成る前面透明電極2と、 Si_3N_4 や Ta_2O_5 から成る第1誘電体膜3と、微量のMnを添加したZnSなどからなる蛍光体膜4と、さらに第1誘電体膜3と同じ材料からなる第2誘電体膜5と、Alなどから成る背面電極6とを順次スパッタリングや真空蒸着により積層して成り、前面透明電極2と背面電極6はフォトリソグラフィ技術によって任意の形状にパターンニングされる。そしてこの前面透明電極2と背面電極6との間に電圧を印加すると両者の交差する部分の蛍光体膜4が発光する。

このような従来の薄膜ELパネルにあっては、水や不純物が外部から侵入するのを防ぐため誘電体膜3や5にブロック効果の高い Si_3N_4 膜を用いる必要があったが、 Si_3N_4 膜は他の薄膜ELパネルとの付着力が弱く、内部ストレスが生じやすい材料であるため、薄膜ELパネルを作製するプロセスの途中で薄膜間で剥離したり、完成後の薄膜

ELパネルに電圧を印加して長時間発光させると薄膜間で剥離が起って発光表示ができなくなるといった問題があった。したがって従来は Si_3N_4 膜中に SiO_2 を混入させた SiON 膜を誘電体膜に用いることによって他の薄膜との付着力を強くする試みがなされている（たとえば特開昭52-129296）。しかし SiON 膜は SiO_2 の混入率を増すと誘電率が低下し、その結果駆動電圧が上昇するため SiO_2 の混入率を余り増やすことができず、結果的に十分な付着力を持たせるには至っていない。

（発明の目的および構成）

本発明は上記の点にかんがみてなされたもので、薄膜ELパネルの薄膜間剥離を起さず製造上の歩留りを向上することを目的とし、この目的を達成するために、発光用蛍光体膜を挟持する誘電体膜として、誘電率が比較的高く且つ他の薄膜との付着力が強くしかも内部ストレスの小さな SiYON （シリコン・イットリウム・オキシナイトライド）膜または SiYAlON （シリコン・イットリウム・アルミニウム・オキシナイトライド）膜を用

いたものである。

（実施例）

以下本発明を図面に基づいて説明する。

第1図は本発明による薄膜ELパネルの一実施例を示しており、ガラス基板1上には従来例と同様に前面透明電極2を形成し、この上 SiYON （シリコン・イットリウム・オキシナイトライド）からなる第1誘電体膜7を形成する。 SiYON 膜は Si_3N_4 粉体と Y_2O_3 粉体を混合して成型したターゲットを用いたスパッタリングなどによって形成することができる。この上には微量の Mn を含む ZnS から成る蛍光体膜4と、第1誘電体膜7と同じ SiYON 膜より成る第2誘電体膜8と、 Al などから成る背面電極6とを順次積層する。前面透明電極2と背面電極6をフォトリソグラフィ技術により任意の形状にパターニングする点は第4図の従来例と同じである。

ところで本発明による上記構造の薄膜ELパネルの作製に当っては、その作製過程で蛍光体膜4の結晶性を向上させて発光輝度を上げるための熱

処理（500℃前後）が必要である。次に作製プロセスの一部を示すが、その最終プロセスでの熱処理がそれである。

ガラス基板洗浄
↓
前面透明電極蒸着
およびパターニング
↓
第1誘電体膜形成
↓
蛍光体膜形成
↓
アニール500℃、1時間

従来例の構造では膜内の熱応力が高まる上に、 Si_3N_4 と他の薄膜との付着力が弱いために熱処理によって層間剥離が生ずることがある。膜内の応力 σ_f は

$$\sigma_f = (\alpha_f - \alpha_s) E_f \Delta T / (1 - \nu_f + \sigma_{in})$$
で表わされる。ここで α : 熱膨張係数、 E : ヤング率、 ν : ポアソン比、 ΔT : 薄膜形成時との温度差

また添字 f 、 s は薄膜と基板を表わしている。 σ_{in} は薄膜の形成時またはアニールによる体積変化によって加えられる応力で真性応力と呼ばれ

る。

次の表は各薄膜の熱膨張係数と弾性定数を示したものである。

材料	熱膨張係数 ($10^{-6}/^{\circ}\text{C}$)	ヤング率	ポアソン比	誘導率
ZnS	6.2	6	0.20	—
ガラス基板 (硼硅酸ガラス)	5.0	6.9	—	—
Si_3N_4	2.5~3	37	0.2	7
Y_2O_3	8	~10	~0.2	12
SiO_2	0.5	7.4	0.16	3.5
Al_2O_3	8.4	46	~0.2	10

表から明らかなように、 ZnS とガラス板の熱膨張係数は近いものの Si_3N_4 はそれらの半分の値であり、ヤング率が高いために膜内の応力が高まりやすい。また Si_3N_4 膜は真性応力の強い膜として知られており、さらに他の薄膜との付着力が弱いために層間剥離を生じやすい。

ところで実験の結果 Si_3N_4 、 Y_2O_3 、 SiO_2 、 Al_2O_3

の4つの化合物は任意の割合で混ざり合ったアモルファス薄膜を形成できることが判った。特に Si_3N_4 、 Y_2O_3 の混合物薄膜はプロセス中の熱ストレスに対して非常に安定しており、層間剝離を生ずることがない。これは Si_3N_4 と Y_2O_3 を混合することにより熱膨張係数がガラス基板のそれに近い薄膜が形成され、さらに膜中に酸化物を取り込むことで付着が向上するためと考えられる。このような Si_3N_4 と Y_2O_3 の混合物薄膜(SiYON)では任意の組成比を持つアモルファス薄膜が作成可能であり、ガラス基板の熱膨張率に合わせて組成比を選ぶことができる。

また完成した薄膜Eしパネルに電圧を印加して長時間発光させると薄膜間で剝離が発生して発光が不可能になることがある。この原因は次のように考えられる。外部から侵入した水分が電気化学反応により分解されてガスが発生し薄膜間に蓄積する。このガスの圧力が薄膜間の付着を上回ったときに層間剝離が発生する。

第2図は加湿加温雰囲気(80℃、90%RH)、

もできる。

第3図は本発明による薄膜Eしパネルの他の実施例を示す。

この実施例は第1図に示した実施例の第2誘電体膜8と背面電極6の間に高抵抗率の第3誘電体膜9を設けたものである。すなわちガラス基板1上に前面透明電極2と、SiYONまたはSiYALONからなる第1誘電体膜7と、微量のCuを含むZnSなどからなる蛍光体膜4と、第1誘電体膜と同じ材料による第2誘電体膜8とを順次スパッタリングまたは真空蒸着により積層する。さらにこの上に SiO_2 または Al_2O_3 、 Si_3N_4 などの安定で高抵抗率のアモルファス膜からなる第3誘電体膜9を積層する。この第3誘電体膜9の膜厚は100～3000Å程度が適当である。この第3誘電体膜9の上に背面電極6を積層する。

この実施例では第1の実施例で示した効果に加えて第3誘電体膜9によって両電極2、6間を流れる電流が減少するため、消費電力が減少するとともに、パネルの寿命を長くすることができ

無封止状態で電圧を印加したときの時間と故障率との関係を示したものである。剝離部位は従来例、本実施例とも蛍光体膜と第2誘電体膜との間である。従来例として示した構造のパネルに比べ、この実施例に示した構造のパネルでは剝離寿命が数10倍に伸びていることがわかる。これは第2誘電体膜5をSiYON膜とすることによって蛍光体膜4と第2誘電体膜5との間の付着力が向上したためと考えられる。この場合SiとYの比率が $Y/Si(\text{モル比}) \geq 0.6$ となるとNaなどの不純物や水に対するブロック性能が急激に低下するためYとSiのモル比は $0.01 \leq Y/Si \leq 0.6$ 程度がよい。さらにSiYON膜に Al_2O_3 を混入させるとブロック性能を劣化させずに付着力を向上させることができる。この場合Alのモル比は0.1%から10%が適当である。このような膜(SiYALON膜)は Si_3N_4 粉末と Y_2O_3 粉末と Al_2O_3 粉末の混合物を焼結したターゲットを用いたスパッタリングによって作成することができる。SiYALON膜は第1誘電体膜として用いること

る。

(発明の効果)

以上説明したように、本発明においては、蛍光体膜の少なくとも一方の面にSiYON膜またはSiYALON膜からなる誘電体膜を配置した構成としたため、製造部留りが向上するとともに寿命が大幅に伸びるという効果があり、蛍光体膜の両面を同様の構成にすることでその両方の効果が得られる。

本発明の実施例のように基板および各薄膜の膨張係数をそろえ膜間の付着力を強化した薄膜Eしパネルでは第2誘電体膜形成後に熱処理することができるため蛍光体膜、誘電体膜間の界面を安定化することができ、発光特性の経時変化(いわゆるエージング特性)のない薄膜Eしパネルを作成できる。また第1の実施例では背面電極蒸着時の基板温度を高めることができるため背面電極の付着力が向上し、剝離による故障を低減できる。

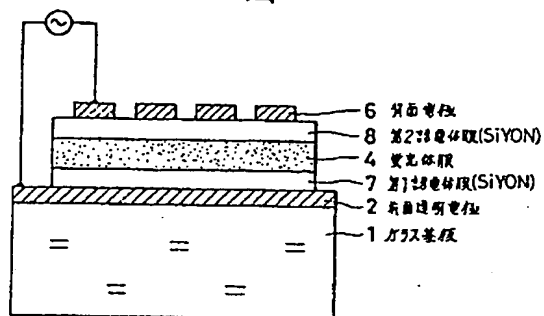
4. 図面の簡単な説明

第1図は本発明による薄膜Eしパネルの第1の

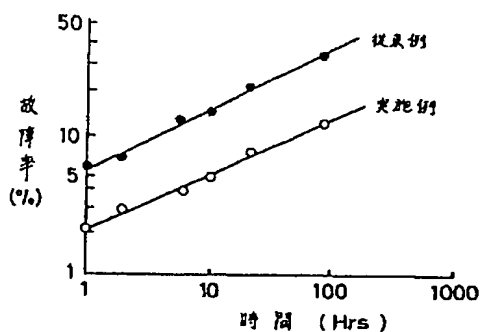
実施例の断面構造図、第2図は本発明による薄膜Eしパネルの電圧印加時間に対する故障率を従来例と比較して示すグラフ、第3図は本発明による薄膜Eしパネルの他の実施例の断面構造図、第4図は従来の薄膜Eしパネルの一例の断面構造図である。

1…ガラス、2…前面透明電極、3、5…誘電体膜、6…背面電極、7、8…誘電体膜、9…第3誘電体膜

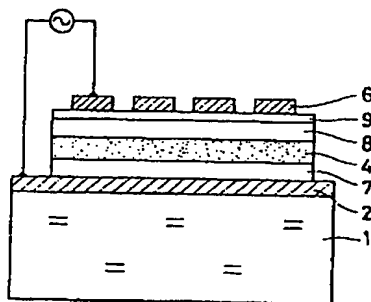
第1図



第2図



第3図



第4図

